

## 1 FLASH 测试方法概述

### 1.1 概述

- 根据测试需求不同：有的侧重于测试全面性，有的侧重于测试速度；
- 根据不同的 FLASH 芯片，其擦除方法也不同，增加了芯片类型判断；
- 该文档主要参照 intel flash28xxx 系列芯片进行叙述和整理，其他类型的 flash 的具体测试思路可以借鉴，但是在读写操作方面请适度参考。

根据测试需求的不同，测试方法中提供了快速测试的逻辑控制。如果对测试速度不苛求的话，可采用全面测试，即不采用快速测试，这样可以对 FLASH 芯片的所有存储区域以及数据线的开路故障进行检测。

快速测试一般只对生产故障进行测试，如数据线短路、开路，地址线短路、开路。下面的流程图中。标号为 1 的测试过程为全面测试需要进行的步骤。如果快速测试，则不进行标号为 1 的测试步骤。

一般来说，FLASH 芯片的质量应该由供应商来保证，我们仅对生产过程中可能出现的故障进行测试，因此，建议使用快速测试，这可使测试效率提高大约 1 倍。

特别说明的是，由于数据线、地址线的短路或者开路，有时也会造成程序无法启动的现象，此时可根据现象观察来进行判断。

### 1.2 FLASH 芯片测试流程图

下面提供 FLASH 芯片的测试流程图，具体测试步骤将在后面的章节中具体描述。

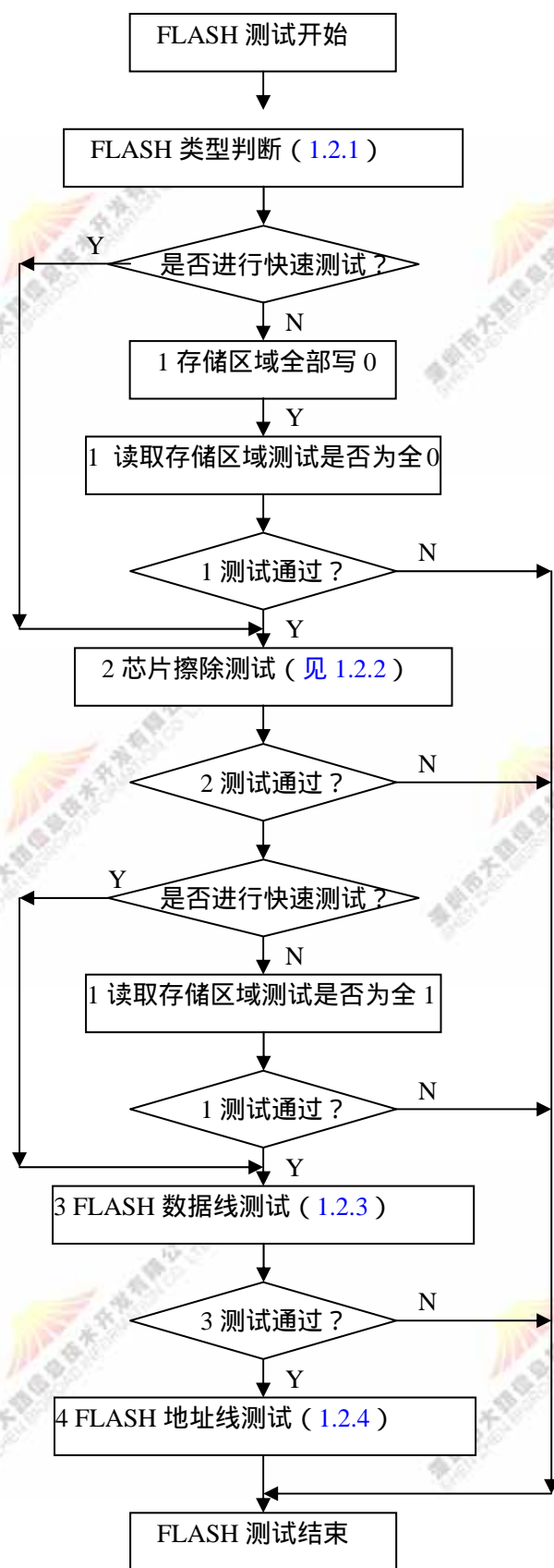


图 1 FLASH 测试流程图

### 1.2.1 FLASH 类型判断：

一般来说，FLASH 芯片都具有一个 ID 寄存器，用来存储产品信息。读取该 ID 寄存器，可以根据供应商提供的 FLASH 芯片资料来进行 FLASH 类型的判断。后面的操作将根据获得的不同类型芯片来选择不同的命令。

### 1.2.2 芯片擦除测试：

由于 FLASH 芯片的特点是只能向存储区域直接写 0，但是要把已经写 0 的区域写 1 则必须通过擦除操作来完成，块擦除后就将块内的所有单元的各位均变为 1。所以进行 FLASH 芯片的测试，擦除操作是必要的步骤。

不同的 FLASH 芯片，擦除命令和擦除方法均不相同。具体编程时，要察看对照相关芯片资料进行操作。以 INTEL FLASH 芯片为例，擦除流程图参见图 2：

注意：INTEL 28XXXC3 系列 FLASH 必须先进行解锁操作才能进行擦除。

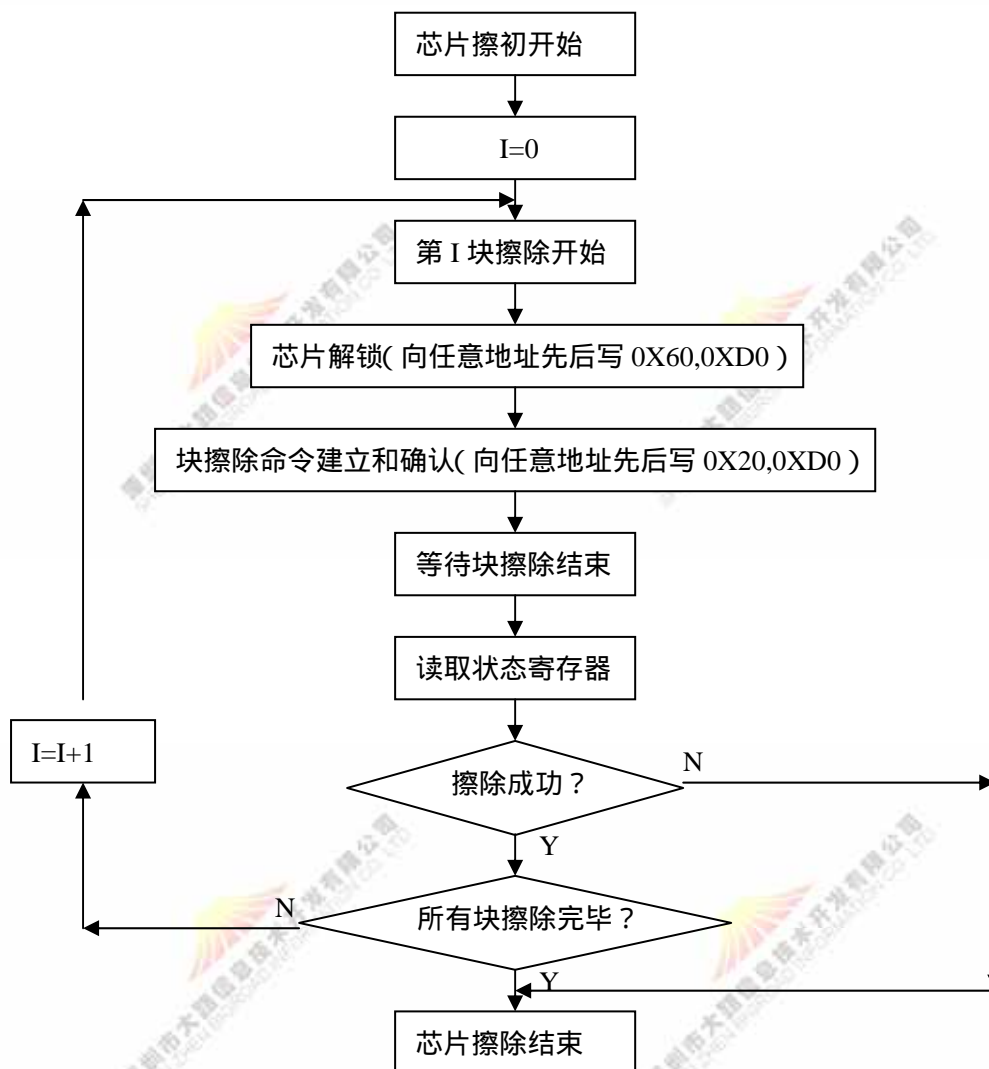


图 2 芯片擦除流程图

### 1.2.3 FLASH 数据线测试

当 FLASH 芯片的数据总线为 8 位时 ,对 FLASH 芯片的 9 地址写 0xAA ,10 地址写 0xCC , 11 地址写 0xF0 , 并检查以上各地址单元内容是否正确 ;

当 FLASH 芯片的数据总线为 16 位时 ,对 FLASH 芯片的 0X0A 地址写 0xAAAA ,0X1A 地址写 0xCCCC ,0X2A 地址写 0XF0 F0 ,0X3A 地址写 0XFF00 , 并检查以上各地址单元内容是否正确。

当 FLASH 芯片的数据总线为 32 位时 ,对 FLASH 芯片的 0X0A 地址写 0xAAAAAAAA , 0X1A 地址写 0xCCCCCCCC ,0X2A 地址写 0XF0 F0F0F0 ,0X3A 地址写 0XFF00FF00 ,0X4A 地址写 0XF FFF0000 , 并检查以上各地址单元内容是否正确。

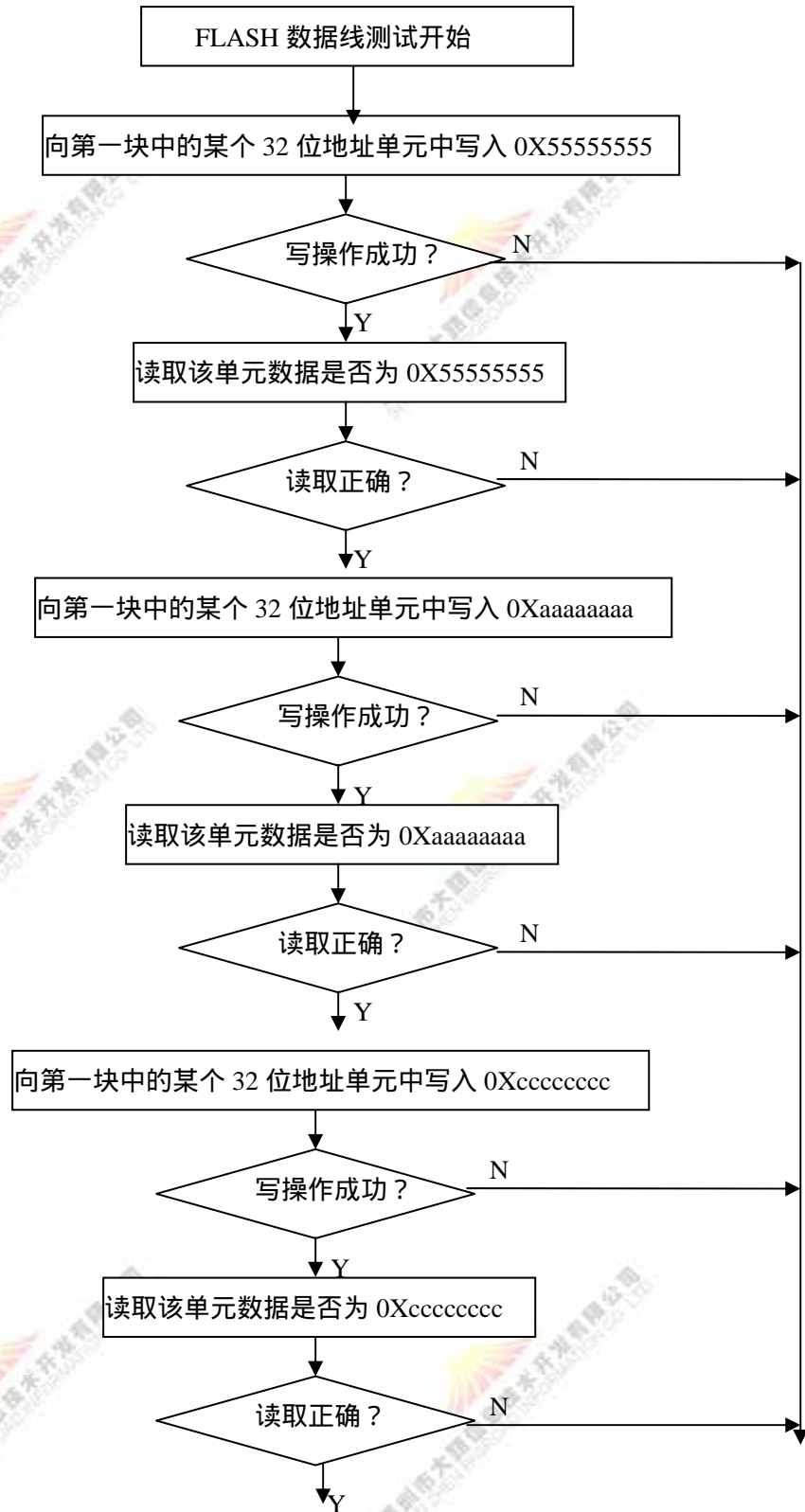
算法解释如下 :

对芯片的第 1 块中的少数地址单元写入数据 ,写入的数据保证了在 FLASH 芯片的任意两根数据线短路时造成数据冲突 ,检测到故障。以 16 位总线为例进行说明 :测试时写入的数据为 0XFF00、0XF0F0、0xCCCC 和 0xAAAA , 与四组测试数据对应的数据总线的各位的测试序列分别为 : D0 为 0000 (二进制 ,下同) D1 为 0001 (即第 1 次写入的 0XFF00 的 D1 为 0 ,第 2 次写入的 0XF0F0 的 D1 为 0 ,第 3 次写入的 0xCCCC 的 D1 为 0 ,第 4 次写入的 0xAAAA 的 D1 为 1) D2 为 0010、D3 为 0011、D4 为 0100、.....D15 为 1111 ,测试序列中的各位数据线对应的测试序列 (2 的 n 次方=数据线的根数 ,n=测试序列 Dn 的长度) 各不相同 ,若 FLASH 芯片的任意数据总线之间有短路 ,则会检查出错误。

分别向 FLASH 芯片的第一块的某个 32 位长度的数据存储区里写入 0X55555555 和 0XAAAAAAAA ,检验数据线的开路和相邻数据线的短路故障。该部分内容其实是重复测试 ,但是笔者认为如果进行快速测试的话 ,存储区域 (同时测试了数据线的开路故障) 不再进行测试 ,则这部分测试就有必要存在了。

需要特别注意的是 ,数据线的测试务必选择比较特殊的寄存器 ,如上述寄存器地址。这样可以避免与后面的地址线的测试地址发生冲突 ,引起测试失败或者还得增加擦除块的操作。而块擦除时间是比较长的。

以 32 位的数据总线系统中的 FLASH 芯片测试为例 ,FLASH 芯片数据线测试流程图见图 3 :



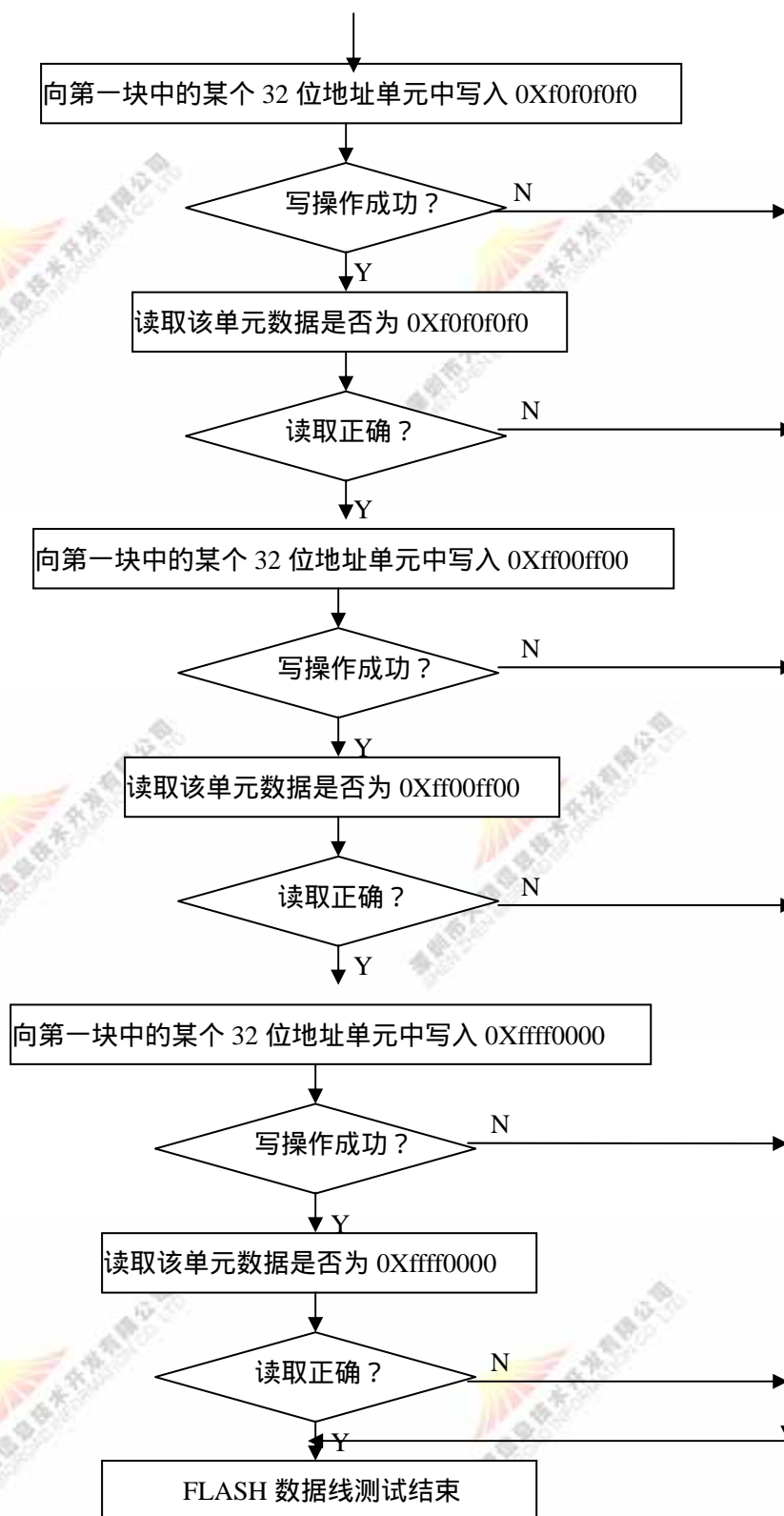


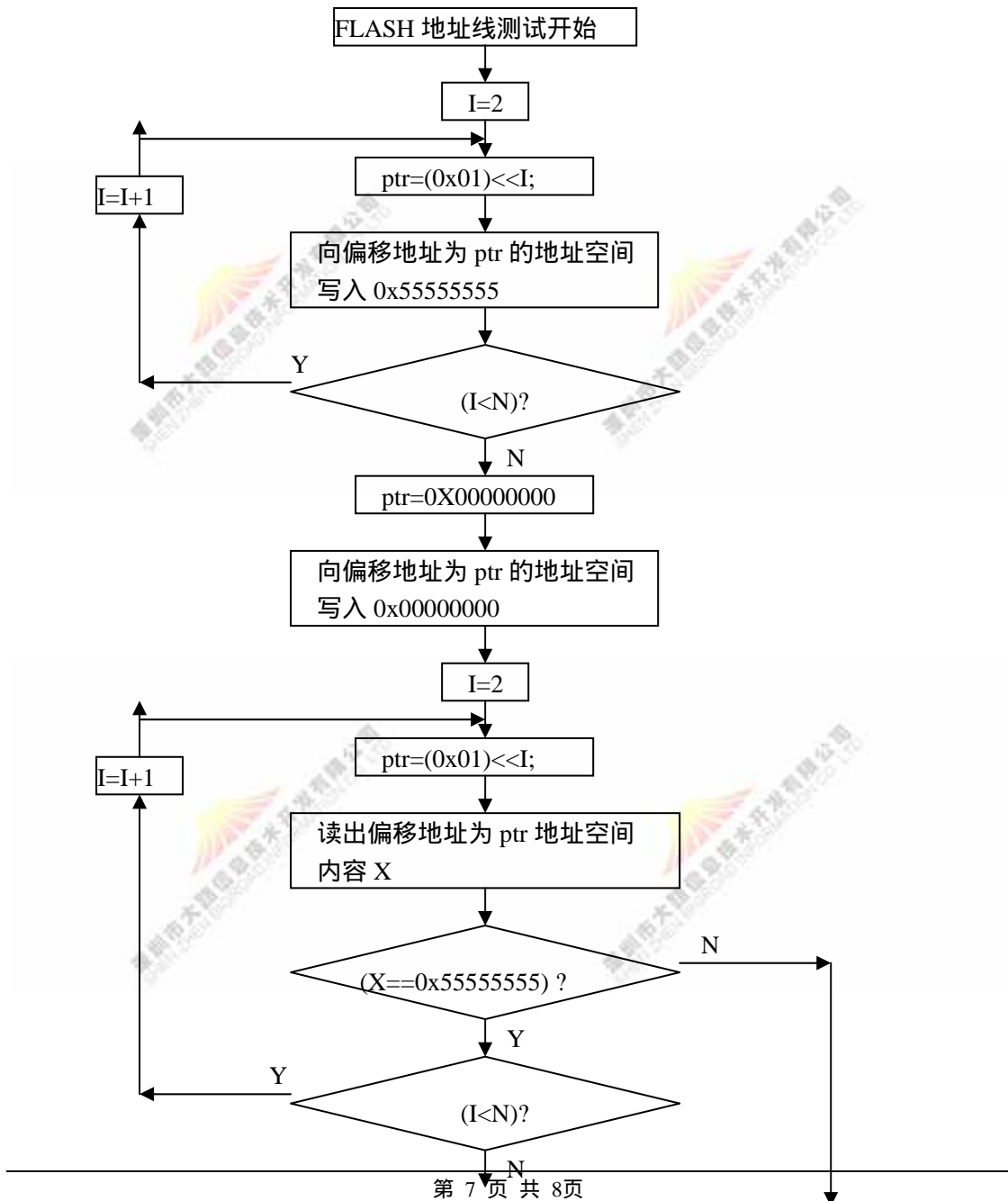
图 3 FLASH 数据线测试流程图

### 1.2.4 地址线的测试分两步进行：

**第一步测试地址线短路**，首先将地址线由低位（I=2）到高位（I=22）依次逐一拉高，向这些地址内写入数据 0x55555555；然后向地址空间 0x00 内写入数据 0x00000000；分别读取上述地址空间的内容，任何一根地址线短路的话，其地址将变为 0x00，其内容都将被后写入的 0x00 覆盖，不能再读出 0x55555555；

**第二步测试地址线开路**，首先将地址线由低位（I=2）到高位（I=22）依次逐一拉低病与最高位地址 0x7ffffc 相异或，向上述地址内写入数据 0x55555555；然后向地址空间 0x7ffffc 写入数据 0x00。任何一根地址线开路的话，其地址将变为 0x7ffffc，其内容将被后写入的 0x00000000 所覆盖，不能再读出 0x55555555。

以 32 位的数据总线系统中的 FLASH 芯片测试为例(地址线根数：N)，测试流程图见图 4：



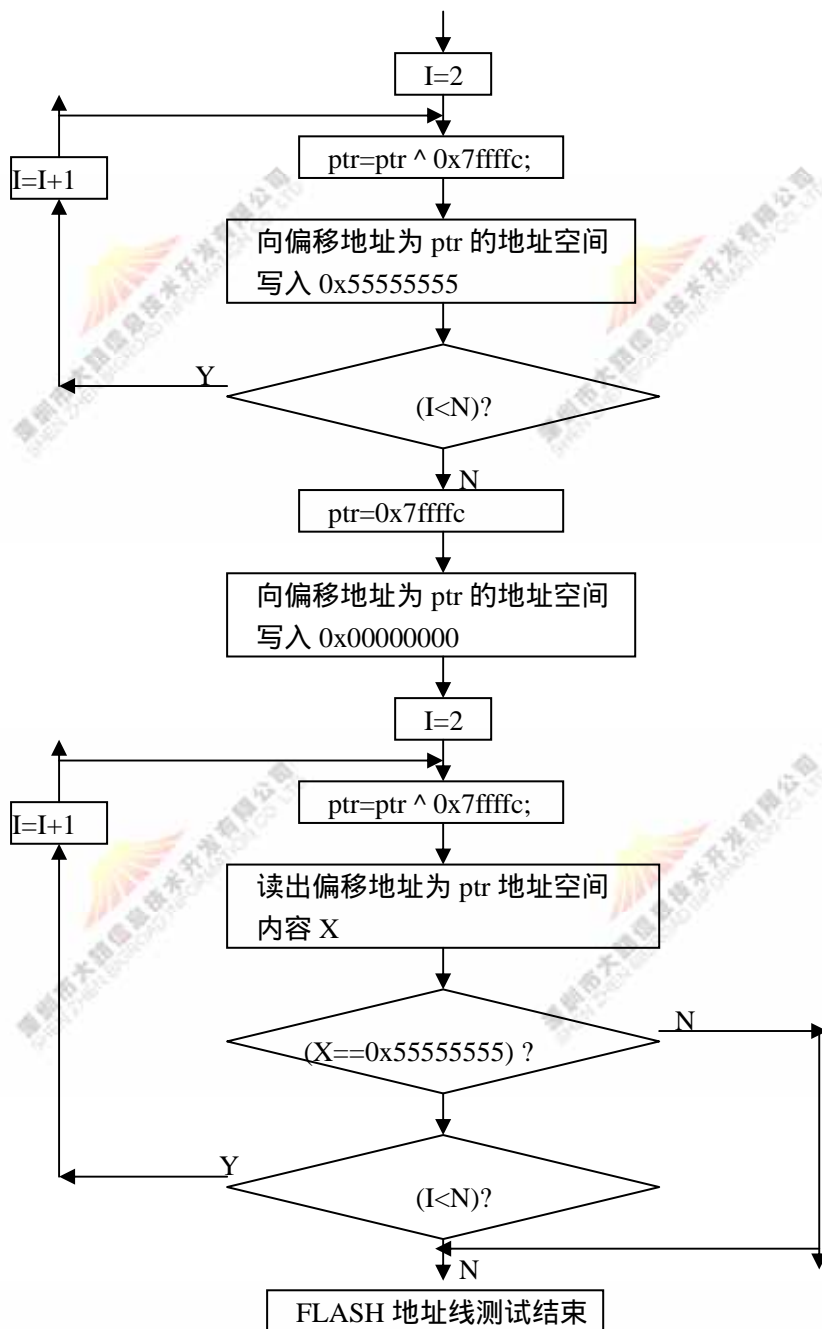


图 3 FLASH 地址线测试流程图