

RAM 测试方法

逻辑流程图（或文字）：

RAM 测试应该包含 3 个方面：单元测试、数据线测试、地址线测试。

对于控制线，由于在对前两者的测试中已经附带完成，因此不作专门测试。由于地址线的测试总在假设数据线正常的情况下进行，所以先进行数据线测试，再进行地址线测试。

其中，地址线测试应包含地址线开路测试和地址线短路测试两种类型的测试，地址线开路测试的算法对地址线短路的情况不能保证任何情况下都适用。

对于数据线和地址线的测试，还有一种很完备的算法，借助次算法可以测试出 RAM 可能出现的所有故障。但是，该方法不能判断是地址线和数据出现故障，而且其测试时间较长。

单元测试是对 RAM 的整个内部存储区域进行测试，在某些情况下，可以不进行单元测试。但是，建议如果不是特殊情况，最好进行单元测试。

需要说明的几点是：

1. RAM 的测试一定要在系统建立之前进行，因为当系统运行时，它要用 RAM 作为运行环境。
2. 如果 SDRAM 测试不通过的话，再进行下一步的测试是没有任何意义的，因为操作系统可能在任何时候出现一些不可预测的错误。
3. 当地址线或数据线短路的时候，很可能导致 CPU 系统（或测试程序）运行不起来。在实际应用中就遇到过这种情况，短接不同的地址线或数据线，有时候 CPU 系统可以运行起来，有时候则无法运行，具体情况依被测试的系统不同而不同。
4. 故障定位问题。如果系统的 RAM 是由多片 RAM 扩展而来（如用 2 片 8 为 RAM 组成一个 16 位 RAM 系统），就涉及到故障定位问题，即给出是哪一片 RAM 出了故障。对于地址线或数据线开路的情况，很容易定位。对于地址线或数据线短路的情况，即使给出定位信息，也只能作为参考。

此外，对两个问题进行着重说明。

1. 静态 RAM 与动态 RAM 的区别

对于动态 RAM，需要定期对其存储内容进行刷新，否则其存储内容将丢失。一般的，CPU 都会提供对动态 RAM 刷新的支持，往往位于 CPU 的内存控制器模块。这个问题不属于 RAM 测试方法的范围，这里不作深入讨论。

对于动态 RAM，只要测试程序保证了对它的正确刷新，这里讨论的测试方法就完全适用于其测试。

2. RAM 测试在测试软件运行流程中的位置

一般情况下，RAM 测试的执行位置有两种选择：

- 1) 测试程序刚刚启动，在进入 MAIN 函数执行之前进行 RAM 测试；
- 2) 测试程序启动完毕，在接收到上位机的 RAM 测试命令时执行 RAM 测试。

对于第一种位置，一般情况下可以对整个 RAM 空间进行测试（个别的系统除外，以前遇到过）。采用这种测试方式，往往在测试完成后，将测试结果存放在内存中，当上位机下发 RAM 测试命令的时候，直接将结果上报给上位机，而不再进行测试。

对于第二种位置，在测试的时候，对于测试程序占用的数据存储空间等不能进行测试，并且，测试完成后最好复位测试程序。

根据不同的被测系统情况，可以选择这两种测试位置之一，也可一将两者结合起来。

这里仅以单片为例，不讨论多片扩展的情况。

下面给出各种测试的具体算法。

一、数据线测试

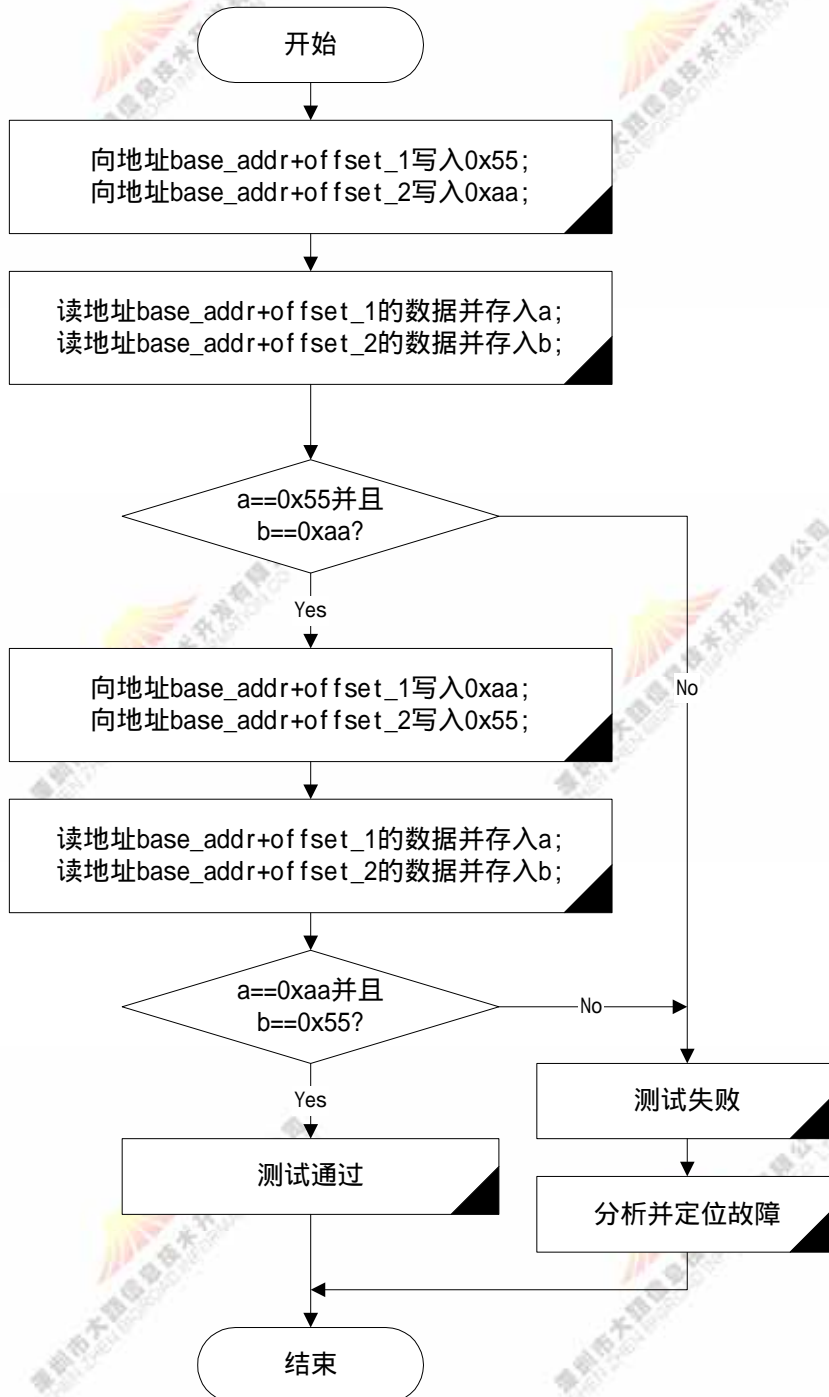


图 1 RAM 数据线测试流程

数据线测试用于测试各个数据线的开路 and 短路状态。

数据线的测试往往采用“走 1 法”，即依次将一根数据线拉高，向一个固定地址先写，再读，然后判断。而下面的方法避免了“走 1 法”可能存在的问题，并且更高效。

由于写一个存储器单元然后马上读取同一单元的数据，可能读到的只是数据线上的数据，而不是实际存储单元的，另外考虑到要测试到每根数据线，因此选择任意两个存储单元作为测试单元。

这里假设 RAM 为 64K*8 位，对于其他的情况可以根据下面的算法进行修订。

设被测 RAM 的基地址为 $base_addr$ ，选择的测试单元的偏移地址为 $offset_1$ 和 $offset_2$ ($offset_1$ 不等于 $offset_2$ ，且 $offset_1$ 、 $offset_2$ 位于被测 RAM 的地址空间内)，则测试单元的实际地址分别为 $base_addr+offset_1$ 和 $base_addr+offset_2$ 。

先对 $base_addr+offset_1$ 单元写入 0x55，再对 $base_addr+offset_2$ 单元写入 0xaa，然后先读 $base_addr+offset_1$ 单元，再读 $base_addr+offset_2$ 单元，假如没有问题，接着对 $base_addr+offset_1$ 单元写入 0xaa，再对 $base_addr+offset_2$ 单元写入 0x55，还是先读 $base_addr+offset_1$ 单元，再读 $base_addr+offset_2$ 单元，并做判断。

其流程图如图 1 所示。

二、地址线开路测试

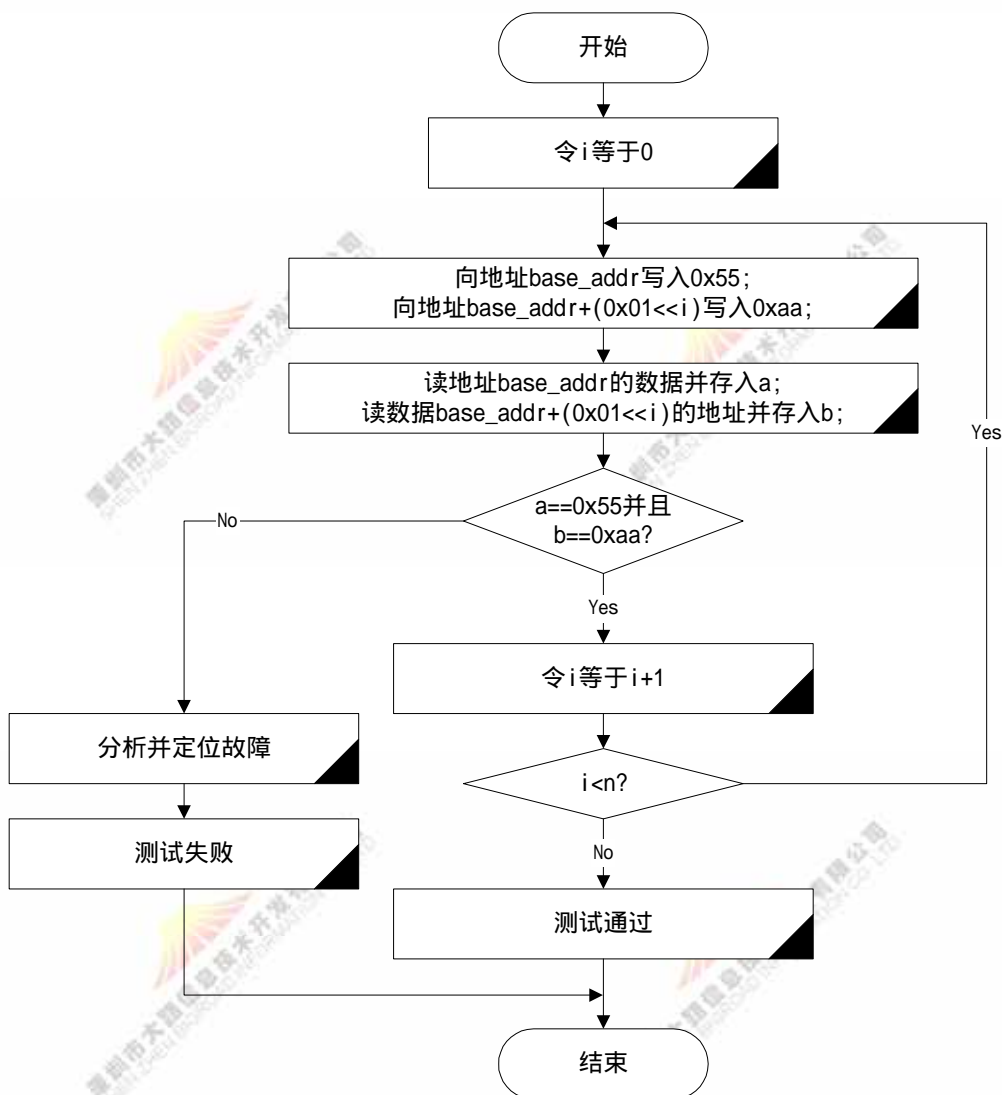


图 2 RAM 地址线开路测试流程

地址线开路测试用于测试各个地址线的开路状态。

地址线开路的测试采用“走 1 法”，即依次将一根地址线拉高，向被测 RAM 基地址写入一个数据，向相对基地址偏移为 $0x01 \ll k$ ($k=0, 1, \dots, K-1$; K =地址线的位宽) 的地址写入

一个不同的数据。如果从各个写入的地址读出的数据与写入的数据均相等，则地址线开路测试正确，否则地址线开路测试错误。

设被测 RAM 的基地址为 $base_addr$ ， n 为 RAM 地址总线的位宽，其数据总线的位宽为 8， i 为循环变量。

其流程图如图 2 所示。

三、地址线短路测试

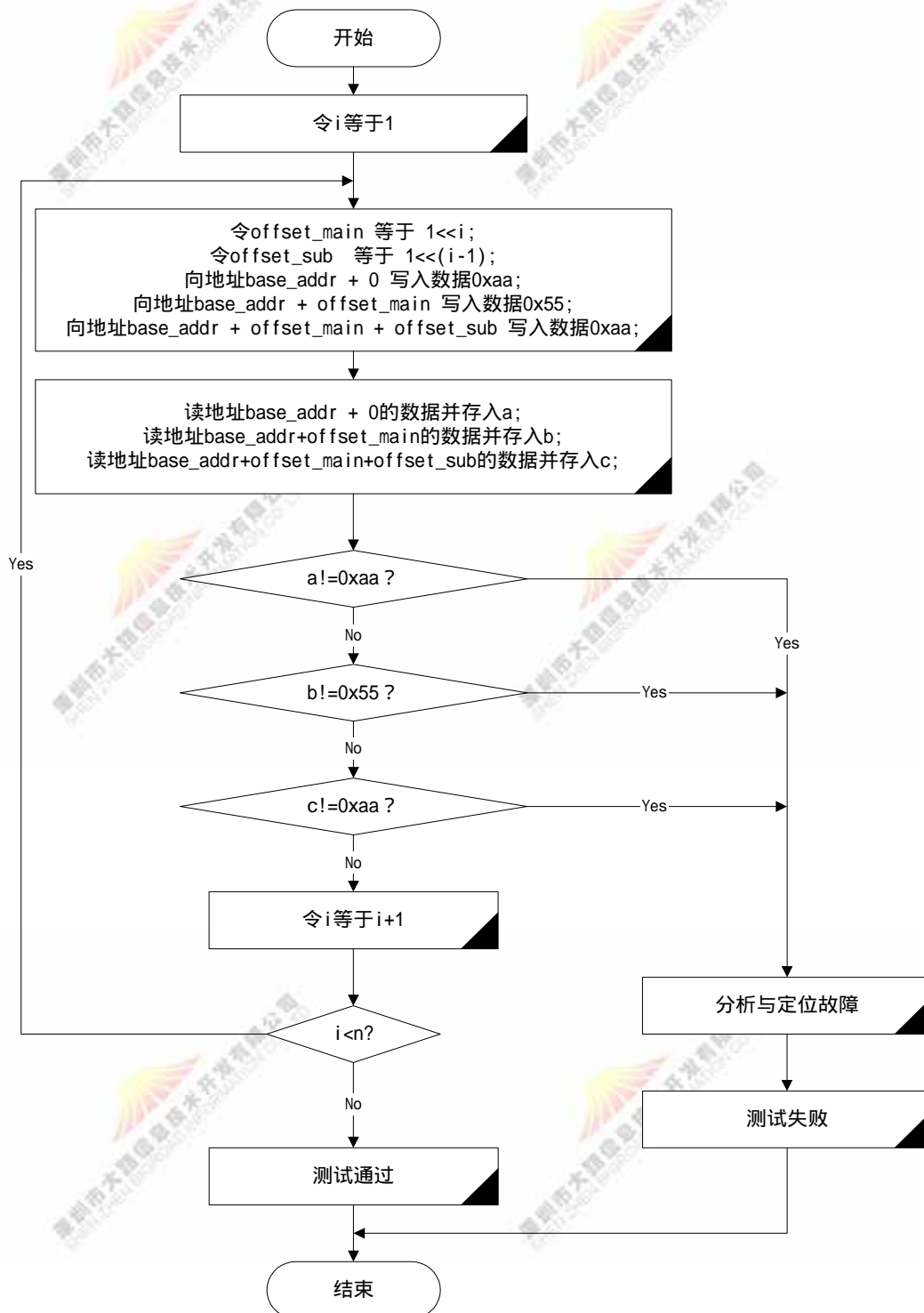


图 3 RAM 地址线短路测试流程

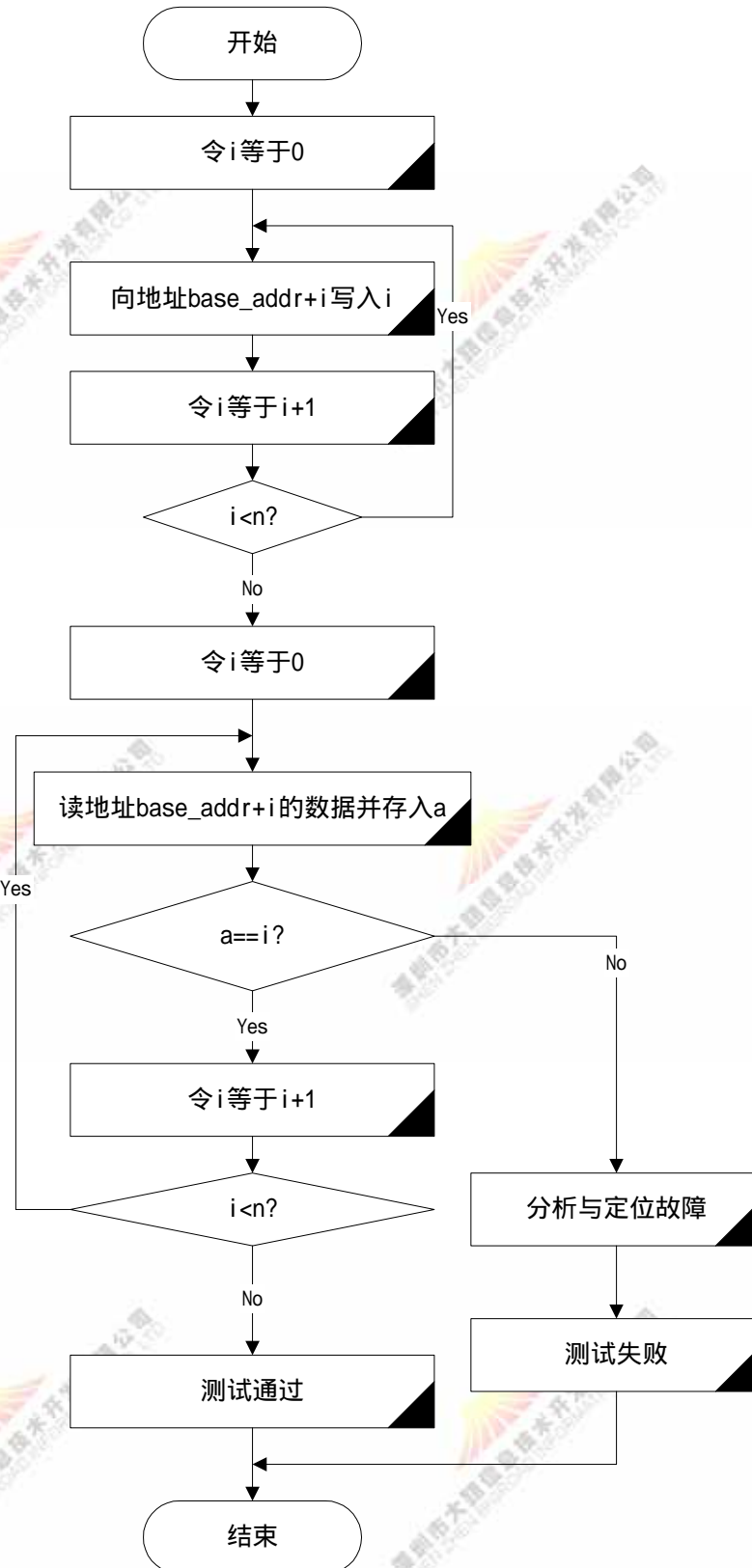


图 4 RAM 地址线、数据线完备测试流程

地址线短路测试用于测试各个地址线的短路状态。

地址线开路测试的算法对于地址线短路的情况在大多数情况下都是适用的，但是对于某些特殊的情况并不适用，比如，假设地址线 A8 和 A9 短路了，当采用地址线开路的测试算法

时，如果在 A8 被拉高的时候，被测系统中 A9 也同时被拉高，而在 A9 被拉高的时候，被测系统中 A8 也同时被拉高，则地址线开路测试可以通过。

所以这里采用一种专门针对地址线短路测试的算法。

地址线短路的测试采用类似于“走 1 法”的测试方法，假设被测 RAM 的基地址为 $base_addr$ ，要测试地址线 A2 和 A3 是否短路，则向地址 $base_addr+0000b$ 写入 $0xaa$ ，向地址 $base_addr+1100b$ 写入 $0xaa$ ，向地址 $base_addr+1000b$ 写入 $0x55$ ，向地址 $base_addr+0100b$ 写入 $0x55$ ，然后从这 4 个地址中读出数据，如果与写入的数据相同，则测试通过，否则测试失败。其他地址线的短路测试以此类推。

设被测 RAM 的基地址为 $base_addr$ ， $n=RAM$ 地址总线的位宽-1，其数据总线的位宽为 8， i 为循环变量， $offset_main$ 为主地址偏移， $offset_sub$ 为从地址偏移， $offset_main=0x01<<k$ ， $offset_sub=0x01<<(k-1)$ ($k=1, 2, \dots, K$ ； $K=$ 地址线位宽-2)。

其流程图如图 3 所示。

四、地址线、数据线完备测试

地址线、数据线完备测试可以实现同时对地址线和数据线进行测试，而且这种测试可以测试到地址线和数据线的各种组合，因此是完备的，可以测试出地址线和数据线的所有故障。

这种方法通过向依次递增的地址写入依次递增的数据，对地址线和数据线的各种组合状态都进行了测试，所以是完备的。

设被测 RAM 的基地址为 $base_addr$ ，依次向 $base_addr+i$ 的地址中写入数据 i ($i=0, 1, 2, \dots, K$ ； $K=$ 被测 RAM 的最大地址空间范围-1)。

这种算法同时也具备了单元测试的功能，但其测试是不完备的。

在这里，对于这种算法，我们仅对数据线位宽和地址线位宽相同的情况进行讨论。对于数据线位宽和地址线位宽不同的情况，依据此算法，很容易进行扩展。这里设数据线位宽为 16，地址线位宽为 16。

设被测 RAM 的基地址为 $base_addr$ ， $n=$ 被测 RAM 的地址空间范围，即在这里 $n=2$ 的 16 次方，16 为地址线位宽， i 为循环变量。

其流程图如图 4 所示。

五、单元测试

单元测试用于对被测 RAM 的内部存储区域进行测试。

对单元的测试，是向所有单元依次写入 $0x55$ 和 $0xaa$ （设数据线位宽为 8，其他情况以此类推），如果读出的数据和写入的数据相等，则数据单元测试正确，如果存在一次读写错误，则数据单元测试错误。

设数据线位宽为 8。

其流程图如图 5 所示。

物理接法（图示）：无。

测试时间（效率）：数据线测试、地址线开路测试、地址线短路测试所用的测试时间很短，约为几秒钟。地址线、数据线完备测试和单元测试所用时间较长，约为几十秒，对于容量较大的 SDRAM，测试时间需要几分钟。但是，根据不同的要求，可以选择不做某些测试项。

功能优缺点：地址线短路测试只能对相邻地址线（两根地址线在物理上相邻）的短路状态进行测试。如果全部采用了这些测试算法，则对 RAM 的测试是相当完备的。

质量（长期的稳定性或可能会出现的问题等）：地址线、数据线完备测试是比较全面的，它能够将数据线的开路短路状态、地址线的开路短路状态全部进行测试，但其所用时间较长，且不能定位具体的错误状态（即是开路还是短路，是数据线的问题还是地址线的问题）。

如果全部采用了这些测试算法，则对 RAM 的测试是相当完备的。

测试方法流程适用于单片 RAM，如果是由多片 RAM 组成的内存扩展，则需要根据具体的

情况进行适当的修订。

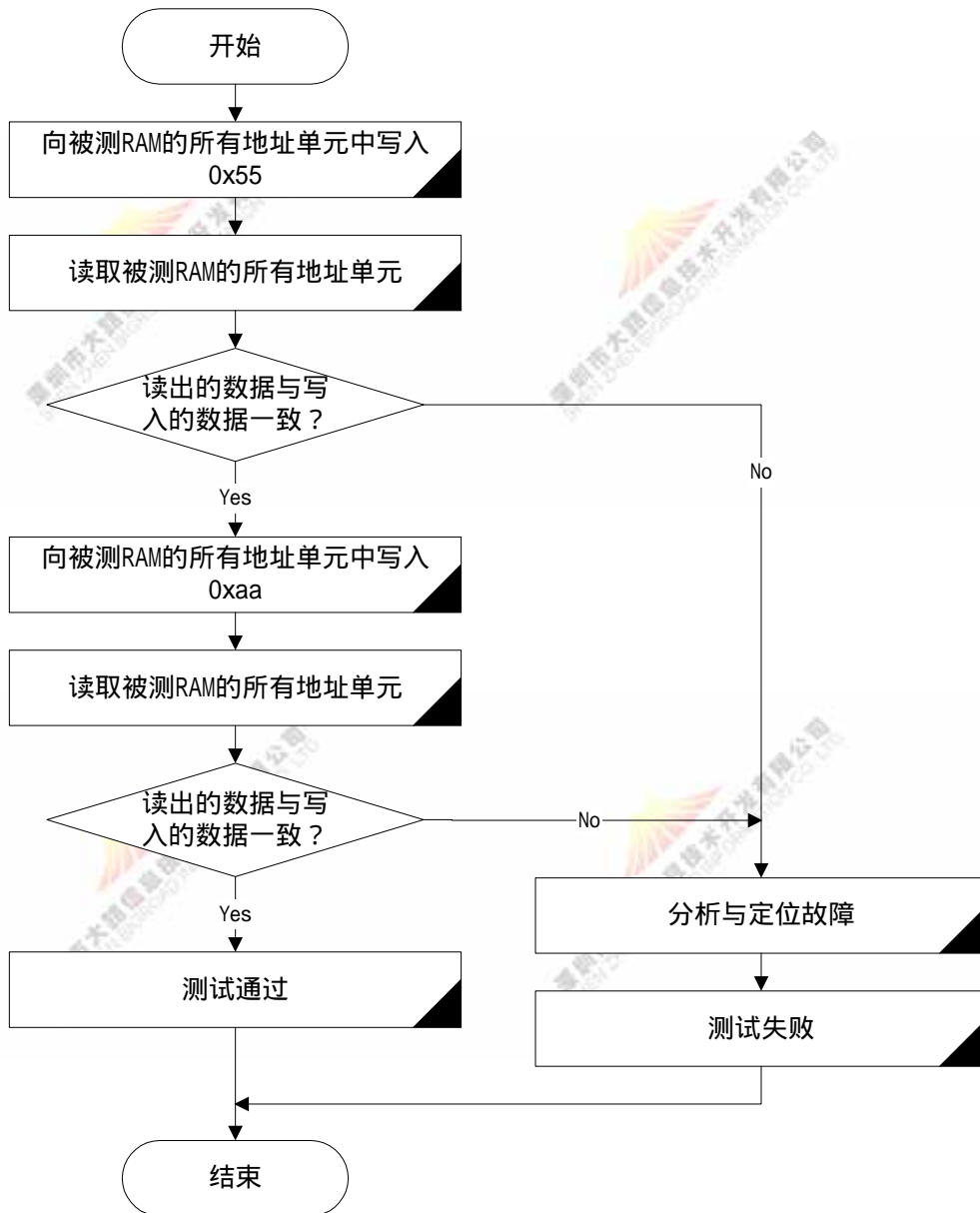


图 5 RAM 单元测试流程